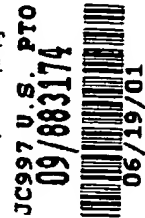


IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants : Hisaya KATO et al.
Serial No. : filed concurrently
Filing Date: June 19, 2001
Title : CLOCK RECOVERY CIRCUIT

Art Unit:
Examiner:

Commissioner of Patents and Trademarks
Washington, D.C. 20231



SUBMISSION OF PRIORITY DOCUMENT

Sir:

Under the provisions of 35 USC 119, applicants hereby claim the benefit of the filing date of Japanese Patent Application No. 2000-184138 filed on June 20, 2000.


In support of applicants' claim for priority, filed herewith is a certified copy of the priority document in Japanese.

It is respectfully requested that the receipt of the certified copy attached hereto be acknowledged in this application.

If any fees are due in connection with this filing, please charge our Deposit Account No. 19-2586, ref. 0074/008001.

If there are any questions regarding this application, please telephone the undersigned at the telephone number listed below.

Respectfully submitted


Randolph A. Smith
Reg. No. 32,548

Date: June 19, 2001

SMITH PATENT OFFICE
1901 Pennsylvania Ave., N.W.
Suite 200
Washington, D.C. 20006-3433
Telephone: 202-530-5900
Facsimile: 202-530-5902
Kato061901

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 6月20日

出 願 番 号

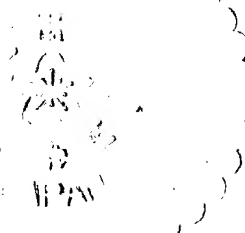
Application Number:

特願2000-184138

出 願 人

Applicant(s):

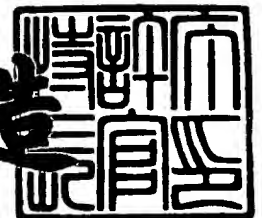
松下電器産業株式会社



2001年 5月18日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3041578

【書類名】 特許願

【整理番号】 2022520247

【あて先】 特許庁長官殿

【国際特許分類】 H04L 27/06
H04N 5/21

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
会社内

【氏名】 加藤 久也

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
会社内

【氏名】 神野 一平

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
会社内

【氏名】 阿座上 裕史

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100084364

【弁理士】

【氏名又は名称】 岡本 宜喜

【手数料の表示】

【予納台帳番号】 044336

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004841

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 クロック再生回路

【特許請求の範囲】

【請求項 1】 VSB 復調方式を用いたデジタル放送において、受信装置に設けられるクロック再生回路であって、

受信シンボルのシンボルレートを f_s とするとき、ベースバンドに変換された VSB 信号の同相成分から $f_s / 2$ の周波数成分の信号を抽出する第 1 のバンドパスフィルタと、

前記 VSB 信号の直交成分から $f_s / 2$ の周波数成分の信号を抽出する第 2 のバンドパスフィルタと、

前記第 2 のバンドパスフィルタの出力信号を $\pi / 4$ だけ遅延する遅延器と、

前記第 1 のバンドパスフィルタの出力信号を二乗する第 1 の乗算器と、

前記遅延器の出力信号を二乗する第 2 の乗算器と、

前記第 1 の乗算器の出力信号と前記第 2 の乗算器の出力信号とを加算する加算器と、

前記加算器の出力信号から f_s の周波数成分の信号を抽出し、受信シンボルクロックとして出力する第 3 のバンドパスフィルタと、

前記第 3 のバンドパスフィルタの受信シンボルクロックと基準クロックとの位相誤差を検出する位相誤差検出器と、

前記位相誤差検出器の出力する位相誤差信号を平滑化するループフィルタと、を具備することを特徴とするクロック再生回路。

【請求項 2】 VSB 復調方式を用いたデジタル放送において、受信装置に設けられるクロック再生回路であって、

受信シンボルのシンボルレートを f_s とするとき、ベースバンドに変換された VSB 信号の同相成分から $f_s / 2$ の周波数成分の信号を抽出する第 1 のバンドパスフィルタと、

前記 VSB 信号の直交成分から $f_s / 2$ の周波数成分の信号を抽出する第 2 のバンドパスフィルタと、

ベースバンドに変換された V S B 信号の同相成分からパイロット信号を抽出する第 1 のローパスフィルタと、

ベースバンドに変換された V S B 信号の直交成分からパイロット信号を抽出する第 2 のローパスフィルタと、

前記第 1 及び第 2 のバンドパスフィルタの出力信号を第 1 の複素信号とし、前記第 1 及び第 2 のローパスフィルタの出力信号を第 2 の複素信号とすると、前記第 1 の複素信号を前記第 2 の複素信号で複素除算する第 1 の複素演算器と、

前記第 1 の複素演算器の出力信号の同相成分から $f_s / 2$ の周波数成分の信号を抽出する第 3 のバンドパスフィルタと、

前記第 1 の複素演算器の出力信号の直交成分から $f_s / 2$ の周波数成分の信号を抽出する第 4 のバンドパスフィルタと、

前記第 3 及び第 4 のバンドパスフィルタの出力信号を第 3 の複素信号とすると、前記第 3 の複素信号を二乗する第 2 の複素演算器と、

前記第 2 の複素演算器の出力信号から f_s の周波数を有する同相成分の信号を取り出す第 1 のフィルタと、

前記第 2 の複素演算器の出力信号から f_s の周波数を有する直交成分の信号を取り出す第 2 のフィルタと、

前記第 1 及び第 2 のフィルタの出力信号を第 4 の複素信号とすると、前記第 4 の複素信号に含まれる受信シンボルクロックと基準クロックとの位相誤差を検出する位相誤差検出器と、

前記位相誤差検出器の出力する位相誤差信号を平滑化するループフィルタと、を具備することを特徴とするクロック再生回路。

【請求項 3】 前記第 1 及び第 2 のフィルタは、動作スピードが $2 f_s$ のときは f_s 成分を通すハイパスフィルタであり、動作スピードが $2 f_s$ より大きいときは f_s 成分を通すバンドパスフィルタであることを特徴とする請求項 2 記載のクロック再生回路。

【請求項 4】 V S B 復調方式を用いたデジタル放送において、受信装置に設けられるクロック再生回路であって、

受信シンボルのシンボルレートを f_s とするとき、ベースバンドに変換された

VSB信号の同相成分から $f_s/2$ の周波数成分の信号を抽出する第1のバンドパスフィルタと、

前記VSB信号の直交成分から $f_s/2$ の周波数成分の信号を抽出する第2のバンドパスフィルタと、

ベースバンドに変換されたVSB信号の同相成分からパイロット信号を抽出する第1のローパスフィルタと、

ベースバンドに変換されたVSB信号の直交成分からパイロット信号を抽出する第2のローパスフィルタと、

前記第1及び第2のバンドパスフィルタの出力信号を第1の複素信号とし、前記第1及び第2のローパスフィルタの出力信号を第2の複素信号とするとき、前記第1の複素信号を前記第2の複素信号で複素除算する第1の複素演算器と、

前記第1の複素演算器の出力信号の同相成分から $f_s/2$ の周波数成分の信号を抽出する第3のバンドパスフィルタと、

前記第1の複素演算器の出力信号の直交成分から $f_s/2$ の周波数成分の信号を抽出する第4のバンドパスフィルタと、

複素平面における基準クロックの周波数を $f_{s'}$ とするとき、第4の複素信号として $f_{s'}/2$ の周波数を有する基準クロックを出力する基準クロック発生器と、

前記第3及び第4のバンドパスフィルタの出力信号を第3の複素信号とするとき、前記第3の複素信号を前記第4の複素信号で複素除算する第2の複素演算器と、

前記第2の複素演算器の出力信号から $(f_s - f_{s'})/2$ の周波数を有する同相成分のみを取り出す第3のローパスフィルタと、

前記第2の複素演算器の出力信号から $(f_s - f_{s'})/2$ の周波数を有する直交成分のみを取り出す第4のローパスフィルタと、

前記第3及び第4のローパスフィルタの出力信号を第5の複素信号とするとき、前記第5の複素信号の周波数をシンボルクロックの周波数誤差として出力し、前記第5の複素信号の位相をシンボルクロックの位相誤差として出力する位相誤差検出器と、

前記位相誤差検出器の出力する位相誤差信号を平滑化するループフィルタと、を具備することを特徴とするクロック再生回路。

【請求項 5】 前記基準クロック発生器は、

I 軸、Q 軸からなる複素平面において、 $2 f s'$ のクロック周波数で位相差が $\pi/4$ 異なる (I, Q) 信号を順次に出力するものであることを特徴とする請求項 4 記載のクロック再生回路。

【請求項 6】 VSB 復調方式を用いたデジタル放送において、受信装置に設けられるクロック再生回路であって、

ベースバンドに変換された VSB 信号で連続する 3 つのシンボルデータを時系列上で夫々 D1, D2, D3 とするとき、D1 から D3 への傾きをシンボル値の変化量により検出する傾き検出部と、

本来のシンボル値に対する D2 のシンボル値のずれ量を検出するシンボル値誤差検出部と、

前記傾き検出部の出力値と前記シンボル値誤差検出部の出力値とを乗算する乗算器と、

現在の受信シンボルがデータ更新領域に存在するのかデータ保存領域に存在するのかを D2 のシンボル値に基づいて判定し、データ更新領域に存在する場合は前記乗算器の乗算結果を出力し、データ保存領域の場合は前記乗算器の乗算結果を出力しないように制御する領域判定部と、

前記領域判定部の出力信号を所定回数ごとに平均する平均回路と、

前記平均回路の出力する位相誤差信号を平滑化するループフィルタと、を具備することを特徴とするクロック再生回路。

【請求項 7】 前記傾き検出部は、

D1 から D3 を減算し、減算値の正負により傾きを検出するものであることを特徴とする請求項 6 記載のクロック再生回路。

【請求項 8】 前記シンボル値誤差検出部は、

D2 から本来のマッピング値を減算することによりシンボル値誤差を検出するものであることを特徴とする請求項 6 記載のクロック再生回路。

【請求項 9】 前記領域判定部は、

STOP & GO アルゴリズムに基づいて領域判定するものであることを特徴とする請求項 6 記載のクロック再生回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、特に VSB 復調方式を用いたデジタルテレビジョン放送において、受信装置に設けられるクロック再生回路に関する。

【0002】

【従来の技術】

従来のクロック再生回路としては、例えば “VSB modulation used for terrestrial and cable broadcasts, IEEE Trans. Consumer Electronics, Vol.41, No. 3, pp.367-381, Aug.1995.” に記載されたものが知られている。

【0003】

図 11 に、上記従来のクロック再生回路の構成を示す。このクロック再生回路において、A/D 変換器 25 はベースバンドに変換された VSB 信号を入力し、同期クロックを用いてデジタルデータに変換する。コーリレーションフィルタ (Correlation Filter) 26 は入力されたデータ系列に対して、一定長のデータ区切りを検出する。セグメント積分器 (Segment Integrator) 27 はコーリレーションフィルタ 28 の出力データを入力し、832 シンボルごとに積分を行う。同期検出器 (Segment detector) 28 は、832 シンボルごとに存在するセグメント同期データを検出する。位相誤差検出器 (Phase Detector) 29 は、セグメント同期データを用いて位相誤差を検出し、位相誤差信号を出力する。ループフィルタ 30 は位相誤差信号を平滑化し、基準クロック発生器 (VCXO) 31 を制御する。基準クロック発生器 31 は水晶を発振源に用いた電圧制御発振器で構成され、位相誤差データに基づいて制御されて同期クロック (基準クロック) を生成し、A/D 変換器 25 に与える。

【0004】

【発明が解決しようとする課題】

しかしながら、このような従来のクロック再生回路においては、832 シンボ

ルごとに存在するセグメント同期データを用い、受信されたVSB信号のシンボルクロックと受信装置の基準クロックとの位相誤差を検出していた。このため、受信信号が時間的に変動しているときには、高速追従ができなくなるという課題があった。

【0005】

また低C/N受信時や、マルチパス歪みの影響を受けた場合、セグメント同期データが歪んでしまい、正しい位相誤差の検出ができなくなってしまう。この場合正確なクロック信号が再生できなくなるという課題があった。

【0006】

本発明は、このような従来の問題点に鑑みてなされたものであって、従来のクロック再生回路で問題となる上記課題を考慮し、毎シンボルごとに位相誤差の検出を行うことにより、受信信号が時間的に変動しているときでも高速に追従できるクロック再生回路を実現することを目的とする。また、位相誤差検出に周波数領域での処理を行うことにより、低C/N受信時やマルチパス歪みを受けた受信時にも、正確なクロック再生を行うことのできるクロック再生回路を実現することを更なる目的とする。

【0007】

【課題を解決するための手段】

本願の請求項1の発明は、VSB復調方式を用いたデジタル放送において、受信装置に設けられるクロック再生回路であって、受信シンボルのシンボルレートを f_s とすると、ベースバンドに変換されたVSB信号の同相成分から $f_s/2$ の周波数成分の信号を抽出する第1のバンドパスフィルタと、前記VSB信号の直交成分から $f_s/2$ の周波数成分の信号を抽出する第2のバンドパスフィルタと、前記第2のバンドパスフィルタの出力信号を $\pi/4$ だけ遅延する遅延器と、前記第1のバンドパスフィルタの出力信号を二乗する第1の乗算器と、前記遅延器の出力信号を二乗する第2の乗算器と、前記第1の乗算器の出力信号と前記第2の乗算器の出力信号とを加算する加算器と、前記加算器の出力信号から f_s の周波数成分の信号を抽出し、受信シンボルクロックとして出力する第3のバンドパスフィルタと、前記第3のバンドパスフィルタの受信シンボルクロックと

基準クロックとの位相誤差を検出する位相誤差検出器と、前記位相誤差検出器の出力する位相誤差信号を平滑化するループフィルタと、を具備することを特徴とするものである。

【 0 0 0 8 】

本願の請求項 2 の発明は、V S B 復調方式を用いたデジタル放送において、受信装置に設けられるクロック再生回路であって、受信シンボルのシンボルレートを f_s とするとき、ベースバンドに変換された V S B 信号の同相成分から $f_s / 2$ の周波数成分の信号を抽出する第 1 のバンドパスフィルタと、前記 V S B 信号の直交成分から $f_s / 2$ の周波数成分の信号を抽出する第 2 のバンドパスフィルタと、ベースバンドに変換された V S B 信号の同相成分からパイロット信号を抽出する第 1 のローパスフィルタと、ベースバンドに変換された V S B 信号の直交成分からパイロット信号を抽出する第 2 のローパスフィルタと、前記第 1 及び第 2 のバンドパスフィルタの出力信号を第 1 の複素信号とし、前記第 1 及び第 2 のローパスフィルタの出力信号を第 2 の複素信号とするとき、前記第 1 の複素信号を前記第 2 の複素信号で複素除算する第 1 の複素演算器と、前記第 1 の複素演算器の出力信号の同相成分から $f_s / 2$ の周波数成分の信号を抽出する第 3 のバンドパスフィルタと、前記第 1 の複素演算器の出力信号の直交成分から $f_s / 2$ の周波数成分の信号を抽出する第 4 のバンドパスフィルタと、前記第 3 及び第 4 のバンドパスフィルタの出力信号を第 3 の複素信号とするとき、前記第 3 の複素信号を二乗する第 2 の複素演算器と、前記第 2 の複素演算器の出力信号から f_s の周波数を有する同相成分の信号を取り出す第 1 のフィルタと、前記第 2 の複素演算器の出力信号から f_s の周波数を有する直交成分の信号を取り出す第 2 のフィルタと、前記第 1 及び第 2 のフィルタの出力信号を第 4 の複素信号とするとき、前記第 4 の複素信号に含まれる受信シンボルクロックと基準クロックとの位相誤差を検出する位相誤差検出器と、前記位相誤差検出器の出力する位相誤差信号を平滑化するループフィルタと、を具備することを特徴とするものである。

【 0 0 0 9 】

本願の請求項 3 の発明は、請求項 2 のクロック再生回路において、前記第 1 及び第 2 のフィルタは、動作スピードが $2 f_s$ のときは f_s 成分を通すハイパスフ

ィルタであり、動作スピードが $2 f_s$ より大きいときは f_s 成分を通すバンドパスフィルタであることを特徴とするものである。

【 0 0 1 0 】

本願の請求項 4 の発明は、VSB 復調方式を用いたデジタル放送において、受信装置に設けられるクロック再生回路であって、受信シンボルのシンボルレートを f_s とするとき、ベースバンドに変換された VSB 信号の同相成分から $f_s / 2$ の周波数成分の信号を抽出する第 1 のバンドパスフィルタと、前記 VSB 信号の直交成分から $f_s / 2$ の周波数成分の信号を抽出する第 2 のバンドパスフィルタと、ベースバンドに変換された VSB 信号の同相成分からパイロット信号を抽出する第 1 のローパスフィルタと、ベースバンドに変換された VSB 信号の直交成分からパイロット信号を抽出する第 2 のローパスフィルタと、前記第 1 及び第 2 のバンドパスフィルタの出力信号を第 1 の複素信号とし、前記第 1 及び第 2 のローパスフィルタの出力信号を第 2 の複素信号とするとき、前記第 1 の複素信号を前記第 2 の複素信号で複素除算する第 1 の複素演算器と、前記第 1 の複素演算器の出力信号の同相成分から $f_s / 2$ の周波数成分の信号を抽出する第 3 のバンドパスフィルタと、前記第 1 の複素演算器の出力信号の直交成分から $f_s / 2$ の周波数成分の信号を抽出する第 4 のバンドパスフィルタと、複素平面における基準クロックの周波数を $f_{s'}$ とするとき、第 4 の複素信号として $f_{s'} / 2$ の周波数を有する基準クロックを出力する基準クロック発生器と、前記第 3 及び第 4 のバンドパスフィルタの出力信号を第 3 の複素信号とするとき、前記第 3 の複素信号を前記第 4 の複素信号で複素除算する第 2 の複素演算器と、前記第 2 の複素演算器の出力信号から $(f_s - f_{s'}) / 2$ の周波数を有する同相成分のみを取り出す第 3 のローパスフィルタと、前記第 2 の複素演算器の出力信号から $(f_s - f_{s'}) / 2$ の周波数を有する直交成分のみを取り出す第 4 のローパスフィルタと、前記第 3 及び第 4 のローパスフィルタの出力信号を第 5 の複素信号とするとき、前記第 5 の複素信号の周波数をシンボルクロックの周波数誤差として出力し、前記第 5 の複素信号の位相をシンボルクロックの位相誤差として出力する位相誤差検出器と、前記位相誤差検出器の出力する位相誤差信号を平滑化するローパスフィルタと、を具備することを特徴とするものである。

【 0 0 1 1 】

本願の請求項 5 の発明は、請求項 4 のクロック再生回路において、前記基準クロック発生器は、I 軸、Q 軸からなる複素平面において、 $2 f s'$ のクロック周波数で位相差が $\pi/4$ 異なる (I, Q) 信号を順次に出力することを特徴とするものである。

【 0 0 1 2 】

本願の請求項 6 の発明は、VSB 復調方式を用いたデジタル放送において、受信装置に設けられるクロック再生回路であって、ベースバンドに変換された VSB 信号で連続する 3 つのシンボルデータを時系列上で夫々 D1, D2, D3 とするとき、D1 から D3 への傾きをシンボル値の変化量により検出する傾き検出部と、本来のシンボル値に対する D2 のシンボル値のずれ量を検出するシンボル値誤差検出部と、前記傾き検出部の出力値と前記シンボル値誤差検出部の出力値とを乗算する乗算器と、現在の受信シンボルがデータ更新領域に存在するのかデータ保存領域に存在するのかを D2 のシンボル値に基づいて判定し、データ更新領域に存在する場合は前記乗算器の乗算結果を出力し、データ保存領域の場合は前記乗算器の乗算結果を出力しないように制御する領域判定部と、前記領域判定部の出力信号を所定回数ごとに平均する平均回路と、前記平均回路の出力する位相誤差信号を平滑化するループフィルタと、を具備することを特徴とするものである。

【 0 0 1 3 】

本願の請求項 7 の発明は、請求項 6 のクロック再生回路において、前記傾き検出部は、D1 から D3 を減算し、減算値の正負により傾きを検出することを特徴とするものである。

【 0 0 1 4 】

本願の請求項 8 の発明は、請求項 6 のクロック再生回路において、前記シンボル値誤差検出部は、D2 から本来のマッピング値を減算することによりシンボル値誤差を検出することを特徴とするものである。

【 0 0 1 5 】

本願の請求項 9 の発明は、請求項 6 のクロック再生回路において、前記領域判

定部は、STOP & GO アルゴリズムに基づいて領域判定することを特徴とするものである。

【0016】

【発明の実施の形態】

本発明の各実施の形態におけるクロック再生回路について、図面に基づいて説明する。

（実施の形態 1）

図 1 は本発明の実施の形態 1 におけるクロック再生回路の要部構成図である。このクロック再生回路は、第 1 のバンドパスフィルタ（以下、BPF という）1 a、第 2 の BPF 1 b、 $\pi/4$ 遅延器 2、第 1 の乗算器 3 a、第 2 の乗算器 3 b、加算器 4、第 3 の BPF 5、位相誤差検出器 6、ループフィルタ 7 を含んで構成される。

【0017】

シンボルクロック周波数を f_s とすると、第 1 の BPF 1 a は、ベースバンドに変換された VSB 信号の同相成分から $f_s/2$ の周波数成分の信号を抽出するバンドパスフィルタである。第 2 の BPF 1 b は、ベースバンドに変換された VSB 信号の直交成分から $f_s/2$ の周波数成分の信号を抽出するバンドパスフィルタである。 $\pi/4$ 遅延器 2 は第 2 の BPF 1 b の出力信号の位相を $\pi/4$ だけ遅延させる回路である。第 1 の乗算器 3 a は第 1 の BPF 1 a の出力信号を二乗する回路である。第 2 の乗算器 3 b は $\pi/4$ 遅延器 2 の出力信号を二乗する回路である。

【0018】

加算器 4 は、第 1 の乗算器 3 a の出力信号と第 2 の乗算器 3 b の出力信号とを加算する回路である。第 3 の BPF 5 は加算器 4 の出力信号から、 f_s 成分を取り出し、受信した VSB 信号のシンボルクロックを得るバンドパスフィルタである。位相誤差検出器 6 は受信した VSB 信号のシンボルクロックと、受信装置の基準クロックとの位相誤差を検出し、位相誤差信号を生成する回路である。ループフィルタ 7 は位相誤差信号を平滑化するフィルタである。

【0019】

このように構成されたクロック再生回路の動作について説明する。まず、ベースバンドに変換されたVSB信号は図5のようなスペクトルを有する。即ち周波数のDC成分にパイロット信号が存在し、VSB信号に含まれるシンボルクロック周波数 f_s に対し周波数が $1/2$ の信号が、パイロット信号から $f_s/2$ 離れたところに存在する。図1に示す第1のBPF1a、第2のBPF1bは $f_s/2$ 成分の信号を抽出する。第1の乗算器3aは第1のBPF1aの出力信号を二乗する。 $\pi/4$ 遅延器2は第1のBPF1bの出力信号、即ちQ軸の信号を $\pi/4$ だけ遅延する。第2の乗算器3bは遅延器2の出力信号を二乗する。第1の乗算器3a、第2の乗算器3bの出力信号は周波数が f_s の信号となる。

【0020】

加算器4は二乗された同相成分と直交成分とを加算する。この加算信号には受信されたVSB信号のシンボルクロックが含まれる。第3のBPF5はそのシンボルクロック成分のみを取り出す。位相誤差検出器6は、このように得られたVSB信号のシンボルクロックの位相と、受信装置の基準クロックの位相とを比較することにより、位相誤差を検出する。ループフィルタ7は位相誤差信号を平滑化する。この位相誤差信号は、例えばPLL制御信号として図11のVCXO31と同様の基準クロック発生回路に与えられる。また図11のようなVCXO31が用いられない場合は、この位相誤差信号はA/D変換器25のクロック信号の位相修正に用いられる。

【0021】

ここで図6に示すように、位相誤差検出器6は、第3のBPF5の出力信号、即ち受信されたVSB信号のシンボルクロックを、受信装置の基準クロックで量子化することにより、夫々時刻における位相差を検出することができる。

【0022】

以上のように本実施の形態の構成によれば、周波数領域での処理でクロック再生を行うことができる。このため、マルチパス歪などでシンボルデータが歪んでも、VSB信号のクロック信号の周波数は歪むことがないので、より正確なクロック信号を再生することができる。また、VSB信号の同相成分と直交成分の両方を用いているので、ベースバンドのVSB信号に搬送波再生回路での周波数ジ

ッタや、準同期検波のときに含まれる搬送波の周波数ずれが等発生しても、正確なクロック信号を再生することができる。

【 0 0 2 3 】

なお、上記実施の形態 1 では、V S B 信号の同相成分と直交成分の両方を用いていたが、どちらかの成分のみでもクロック再生回路を実現することができる。

【 0 0 2 4 】

(実施の形態 2)

図 2 は本発明の実施の形態 2 におけるクロック再生回路の要部構成図である。このクロック再生回路は、第 1 の B P F 8 a、第 2 の B P F 8 b、第 1 のローパスフィルタ（以下、L P F という）9 a、第 2 の L P F 9 b、第 1 の複素演算器 1 0、第 3 の B P F 1 1 a、第 4 の B P F 1 1 b、第 2 の複素演算器 1 2、第 1 のフィルタ 1 3 a、第 2 のフィルタ 1 3 b、位相誤差検出器 1 4、ループフィルタ 7 を含んで構成される。

【 0 0 2 5 】

シンボルクロック周波数を f_s とすると、第 1 の B P F 8 a、第 2 の B P F 8 b は、ベースバンド帯の V S B 信号から $f_s / 2$ の周波数成分を有する信号を抽出するバンドパスフィルタである。第 1 の B P F 8 a の出力を I 軸成分、第 2 の B P F 8 b の出力を Q 軸成分とする信号を、第 1 の複素信号と呼ぶ。

【 0 0 2 6 】

第 1 の L P F 9 a、第 2 の L P F 9 b はベースバンド帯の V S B 信号からパイロット信号を取り出すローパスフィルタである。第 1 の L P F 9 a の出力を I 軸成分、第 2 の L P F 9 b の出力を Q 軸成分とする信号を、第 2 の複素信号と呼ぶ。第 1 の複素演算器 1 0 は第 1 の複素信号を第 2 の複素信号で複素除算する回路であり、複素除算器で構成される。尚、第 1 の複素演算器 1 0 は第 1 の複素信号に対して第 2 の複素信号と共役な複素信号を複素乗算することによっても実現できる。第 3 の B P F 1 1 a、第 4 の B P F 1 1 b は第 1 の複素演算器 1 0 の出力信号から $f_s / 2$ 成分の信号を取り出すバンドパスフィルタである。第 3 の B P F 1 1 a の出力を I 軸成分、第 4 の B P F 1 1 b の出力を Q 軸成分とする信号を、第 3 の複素信号と呼ぶ。

【 0 0 2 7 】

第 2 の複素演算器 1 2 は第 3 の複素信号を二乗し、 f_s 成分を含む信号に変換する回路である。第 1 のフィルタ 1 3 a、第 2 のフィルタ 1 3 b は第 2 の複素演算器 1 2 の出力信号から f_s 成分のみの信号を取り出す回路である。第 1 のフィルタ 1 3 a の出力を I 軸成分、第 2 のフィルタ 1 3 b の出力を Q 軸成分とする信号を、第 4 の複素信号と呼ぶ。

【 0 0 2 8 】

尚、第 1 のフィルタ 1 3 a 及び第 2 のフィルタ 1 3 b は、動作スピードが $2 f_s$ のときは f_s 成分を通すハイパスフィルタとし、動作スピードが $2 f_s$ より大きいときは f_s 成分を通すバンドパスフィルタとする。

【 0 0 2 9 】

位相誤差検出器 1 4 は第 4 の複素信号、即ち受信した VSB 信号のシンボルクロックと、受信装置の基準クロックとの位相誤差を検出し、位相誤差信号を生成する回路である。ループフィルタ 7 は位相誤差信号を平滑化するフィルタである。

【 0 0 3 0 】

このように構成されたクロック再生回路の動作について説明する。まず、ベースバンドに変換された VSB 信号は図 5 のようなスペクトルを有し、周波数の DC 成分にパイロット信号が存在する。第 1 の BPF 8 a、第 2 の BPF 8 b はパイロット信号から $f_s / 2$ 離れた部分の信号を抽出する。また第 1 の LPF 9 a、第 2 の LPF 9 b はパイロット信号のみを抽出する。

【 0 0 3 1 】

第 1 の複素演算器 1 0 は、第 1 の BPF 8 a 及び第 2 の BPF 8 b で抽出された信号を、第 1 の LPF 9 a 及び第 2 の LPF 9 b で抽出されたパイロット信号で複素除算し、それらの除算結果である $f_s / 2$ を含む信号に変換する。第 3 の BPF 1 1 a 及び第 4 の BPF 1 1 b は第 1 の複素演算器 1 0 の出力信号から $f_s / 2$ の信号のみを通過させる。第 2 の複素演算器 1 2 は第 3 の複素信号を二乗し、 f_s を含む信号に変換する。第 1 のフィルタ 1 3 a 及び第 2 のフィルタ 1 3

bは第2の複素演算器12の出力信号から f_s の信号のみを取り出す。位相誤差検出器14は第4の複素信号と基準クロックとの位相差を検出することにより、受信されたVSB信号のシンボルクロックの位相誤差を検出する。ループフィルタ7は位相誤差信号を平滑化し、クロック再生回路の制御信号として出力する。

【0032】

ここで、図7は第1のLPF13aの出力をI軸成分とし、第2のLPF13bの出力をQ軸成分とする複素座標を表している。受信装置の基準クロックの位相がI軸成分のみとすると、図7のI軸成分（同相成分）とQ軸成分（直交成分）で決定される位相角 ϕ がVSB信号のシンボルクロックの位相誤差となり、位相誤差検出器14によって検出される。

【0033】

以上のように本実施の形態によれば、ベースバンドのVSB信号を得るに際し、搬送波再生回路での周波数ジッタや、準同期検波のときに含まれる搬送波の周波数ずれがある場合でも、位相誤差を正確に検出することができる。VSB信号の $f_s/2$ 成分の信号とパイロット信号との周波数差は、デジタルTV放送における伝送経路に係わらず $f_s/2$ で一定であるので、その差分信号から正確なクロック信号が再生できる。また、周波数領域での処理でクロック再生を行うので、マルチパス歪などでシンボルデータが歪んでも、VSB信号のクロック信号の周波数は歪むことがない。このためより正確なクロック信号が再生できる。

【0034】

なお、本実施の形態では、ベースバンドに変換されたVSB信号を用いたが、ベースバンド帯以外、例えば中間周波数帯などのVSB信号でもクロック再生回路を実現することができる。

【0035】

なお、本実施の形態において、LPFの出力信号の共役をとることにより、第1の複素演算器10としての複素除算器を、複素乗算器に置き換えることができる。

【0036】

（実施の形態3）

図 3 は本発明の実施の形態 3 におけるクロック再生回路の要部構成図である。尚、実施の形態 2 と同一部分は同一の符号を付け、機能説明を省略する。このクロック再生回路は、実施の形態 2 のクロック再生回路と同様に、第 1 の B P F 8 a、第 2 の B P F 8 b、第 1 の L P F 9 a、第 2 の L P F 9 b、第 1 の複素演算器 1 0、第 3 の B P F 1 1 a、第 4 の B P F 1 1 b、位相誤差検出器 1 4、ループフィルタ 7 を有し、基準クロック発生器 1 5、第 2 の複素演算器 1 6、第 3 のローパスフィルタ 1 7 a、第 4 のローパスフィルタ 1 7 b が新たに設けられる。

【 0 0 3 7 】

受信装置の基準クロックの周波数を $f s'$ とすると、基準クロック発生器 1 5 は $1/2 f s'$ の周波数の基準クロックを出力する回路である。第 3 の B P F 1 1 a 及び第 4 の B P F 1 1 b の出力を第 3 の複素信号と呼び、基準クロック発生器 1 5 の出力を第 4 の複素信号と呼ぶと、第 2 の複素演算器 1 6 は複素除算器で構成され、第 3 の複素信号を第 4 の複素信号で複素除算することにより、送信側のシンボルクロックと受信側の基準クロックの差分信号を生成する回路である。第 3 の L P F 1 7 a 及び第 4 の L P F 1 7 b は、第 2 の複素演算器 1 6 の信号を複素入力し、 $(f s - f s')/2$ の周波数成分の信号を抽出し、送信側のシンボルクロックと受信側の基準クロックの周波数誤差と位相誤差とを含む第 5 の複素信号に変換するローパスフィルタである。位相誤差検出器 1 4 は L P F 1 7 a の出力信号と L P F 1 7 b の出力信号を比較し、周波数誤差と位相誤差とを検出する回路である。

【 0 0 3 8 】

このように構成されたクロック再生回路の動作について説明する。ベースバンドに変換された V S B 信号は図 5 のようなスペクトルを有する。V S B 信号におけるシンボルクロックの周波数を $f s$ とすると、周波数の D C 成分としてパイロット信号が存在し、パイロット信号の少し低域側（マイナス領域）から $(f s/2 + \Delta f s/2)$ 離れたところまで V S B 信号のスペクトルが存在する。第 1 の B P F 8 a 及び第 2 の B P F 8 b は $f s/2$ の信号を抽出し、第 1 の複素信号を出力する。また第 1 の L P F 9 a 及び第 2 の L P F 9 b は V S B 信号からパイロット信号を抽出し、第 2 の複素信号を出力する。

【 0 0 3 9 】

第1のBPF8a及び第2のBPF8bで抽出された $f_s/2$ の信号と、第1のLPF9a及び第2のLPF9bで抽出されたパイロット信号 f_p との周波数差は $f_s/2$ である。従って第1の複素演算器10はそれらの周波数差分である $f_s/2$ を含む信号を出力する。第3のBPF11a及び第4のBPF11bは第1の複素演算器10の出力信号から $f_s/2$ の信号のみを通過させ、第3の複素信号を出力する。第2の複素演算器16は、第3の複素信号を基準クロック発生器15の出力する第4の複素信号で複素除算することにより、送信側のシンボルクロックと受信側の基準クロックの差分信号を生成する。第3のLPF17a及び第4のLPF17bは、送信側のシンボルクロックと、受信側の基準クロックの周波数誤差と位相誤差とを含む第5の複素信号に変換する。位相誤差検出器14は第5の複素信号を入力し、受信されたVSB信号のシンボルクロックと受信装置の基準クロックの位相誤差を検出する。ループフィルタ7は位相誤差検出器14の誤差信号を平滑化し、クロック再生回路の制御信号として出力する。

【 0 0 4 0 】

ここで基準クロック発生器15は、I軸、Q軸からなる複素平面において、 $2f_s'$ のクロック周波数で位相差が $\pi/4$ 異なる(I, Q)信号を順次に出力する。この(I, Q)は、例えば(1, 0)、(0, 1)、(-1, 0)、(0, -1)の値を順次に取るものとする。第2の複素演算器12を複素乗算器で構成する場合、第4の複素信号の共役な信号と第3の複素信号とを乗算すればよい。この場合、複素乗算器に与える基準クロックは(I, Q) = (1, 0)、(0, -1)、(-1, 0)、(0, 1)となる。

【 0 0 4 1 】

このように本実施の形態によれば、ベースバンドのVSB信号を得るに際し、搬送波再生回路での周波数ジッタや、準同期検波のときに含まれる搬送波の周波数ずれがある場合でも、VSB信号の $f_s/2$ 成分の信号とパイロット信号の周波数差は $f_s/2$ で一定であるので、その差分信号から正確なクロック信号を再生することができる。また、受信装置の基準クロック発生器15は水晶を用いたPLL発振器を用いており、雑音の少ない信号である。このため基準クロック発

生器 1 5 の基準クロックを用いることにより、S N 比の高い誤差信号を生成することができる。また、周波数領域での処理でクロック再生を行うので、マルチパス歪などでシンボルデータが歪んでも、V S B 信号のクロック信号の周波数は歪むことがない。このためより正確なクロック信号が再生可能となる。

【 0 0 4 2 】

なお、本実施の形態では、ベースバンドに変換された V S B 信号を用いていたが、ベースバンド帯以外、例えば中間周波数帯などの V S B 信号でもクロック再生回路を実現することができる。

【 0 0 4 3 】

なお、本実施の形態では、第 1 の L P F 9 a 及び第 2 の L P F 9 b の出力信号の共役成分を用いることにより、第 1 の複素演算器 1 0 である複素除算器を複素乗算器に置き換えることができる。

【 0 0 4 4 】

(実施の形態 4)

図 4 は本発明の実施の形態 4 におけるクロック再生回路の要部構成図である。このクロック再生回路は、傾き検出部 1 8、シンボル値誤差検出部 1 9、乗算器 2 0、領域判定部 2 1、平均回路 2 2、ループフィルタ 7 を含んで構成される。

【 0 0 4 5 】

傾き検出部 1 8 は、ベースバンドに変換された V S B 信号で時系列的に連続する 3 つのシンボルデータを D 1、D 2、D 3 とするとき、D 1 から D 3 への傾きをシンボル値の変化量により検出する回路である。シンボル値誤差検出部 1 9 は、本来のシンボルデータ D 2 (本来のマッピング値) から、実際に検出されたシンボル値 D 2 のずれ量を検出するものである。乗算器 2 0 は傾き検出部 1 8 の出力信号とシンボル値誤差検出部 1 9 の出力信号とを乗算する回路である。

【 0 0 4 6 】

領域判定部 2 1 は、現在の受信シンボルがデータ更新領域に存在するのかデータ保存領域に存在するのかを D 2 のシンボル値に基づいて判定し、データ更新領域に存在する場合は乗算器 2 0 の乗算結果を出力し、データ保存領域の場合は乗算器 2 0 の乗算結果を出力しないように制御するものである。平均回路 2 2 は傾

域判定部 2 1 で更新された出力信号を、任意の回数ごとに平均し、位相誤差信号を生成する回路である。ループフィルタ 7 は位相誤差信号を平滑化するフィルタである。

【 0 0 4 7 】

このように構成されたクロック再生回路の動作について説明する。まず、図 8 (a)、(b) に示すように、ベースバンドに変換された連続するシンボルデータ D 1、D 2、D 3 が単調減少又は単調増加する場合を考える。先ず受信装置のサンプリングの位相が進んだ場合を考える。(a) のように D 1 から D 3 への傾きが負のときは、受信装置のシンボル点は本来の正しいシンボル値より大きな値(正)となる。(b) に示すように D 1 から D 3 への傾きが正のときは、受信装置のシンボル点は本来の正しいシンボル値より小さな値(負)となる。いずれの場合も、D 1 から D 3 への傾きと本来のシンボル値からの誤差とを乗算すると、負の値となる。

【 0 0 4 8 】

次に図 8 (c)、(d) に示すように、受信装置のサンプリングの位相が遅れた場合を考える。(c) のように D 1 から D 3 への傾きが負のときは、受信装置のシンボル点は本来の正しいシンボル値より小さな値(負)となる。(d) に示すように、D 1 から D 3 への傾きが正のときは、受信装置のシンボル点は本来の正しいシンボル値より大きな値(正)となる。いずれの場合も、D 1 から D 3 への傾きと本来のシンボル値からの誤差とを乗算すると、正の値となる。

【 0 0 4 9 】

このように、傾き検出部 1 8 の出力とシンボル値誤差検出部 1 9 の出力とを乗算器 2 0 で乗算することで、受信された V S B 信号のシンボルクロックと受信装置の基準クロックとの位相誤差を検出することができる。そして、領域判定部 2 1 では、D 2 のシンボルデータによって乗算器 2 0 の出力である位相誤差信号を後段に出力する。平均回路 2 2 は領域判定部 2 1 の更新された出力信号を n 回ずつ (n は 1 以上の整数) 平均し、ループフィルタ 7 に与える。ループフィルタ 7 は誤差信号を平滑化し、クロック再生回路の制御信号を生成する。このような平均化処理によって、

【 0 0 5 0 】

ここで傾き検出部 1 8 は、図 9 に示すようにシンボルレートだけ遅延する 2 つの遅延器 2 3 a, 2 3 b と、減算器 2 4 とで構成される。また、図 1 0 は米国地上波デジタル放送で用いられている 8 V S B 変調方式での 8 値のシンボルを表した振幅図である。図 4 の領域判定部 2 1 は、D 2 のシンボルデータが図 1 0 の斜線部で示すデータ更新領域に存在するときだけ、乗算器 2 0 の出力である位相誤差信号を後段に出力する。このようなデータ更新領域を設定する方法を、S T O P & G O アルゴリズムという。

【 0 0 5 1 】

このように本実施の形態によれば、非常に簡単な回路構成を用いて、受信された V S B 信号のシンボルクロックと受信装置のシンボルクロックとの位相誤差を検出することができる。また位相誤差データの更新に、領域判定と平均処理を用いているので、低 C / N 受信時でも正確なクロック信号が再生できる。

【 0 0 5 2 】

なお、本実施の形態では、傾き検出部 1 8 は D 1 と D 3 のシンボルデータを用いたが、D 1 と D 2 の間のサンプリングデータと D 3 と D 2 の間のサンプリングデータを用いても、傾き検出は可能である。

【 0 0 5 3 】

【発明の効果】

以上の説明より明らかなように、本発明によれば、毎シンボルごとに位相誤差検出を行うので、受信信号が時間変動しているときでも高速に追従できる効果が得られる。また、位相誤差検出に周波数領域での処理を用いているので、低 C / N 受信時やマルチパス歪み受信時にも影響を受けないという格別な効果が得られる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態 1 におけるクロック再生回路の要部構成図である。

【図 2】

本発明の実施の形態 2 におけるクロック再生回路の要部構成図である。

【図 3】

本発明の実施の形態 3 におけるクロック再生回路の要部構成図である。

【図 4】

本発明の実施の形態 4 におけるクロック再生回路の要部構成図である。

【図 5】

本発明の各実施の形態によるクロック再生回路において、ベースバンドに変換された V S B 信号の周波数スペクトル図である。

【図 6】

実施の形態 1 のクロック再生回路において、受信された V S B 信号のシンボルクロックと、受信装置のシンボルクロックと位相誤差の関係を示す説明図である。

【図 7】

実施の形態 2 のクロック再生回路で用いられる位相誤差検出器の動作説明図である。

【図 8】

実施の形態 4 のクロック再生回路において、位相誤差信号についての説明図である。

【図 9】

実施の形態 4 のクロック再生回路に用いられる傾き検出部の構成図である。

【図 1 0】

実施の形態 4 のクロック再生回路に用いられる領域判定部の動作説明図である。

【図 1 1】

従来例のクロック再生回路の構成図である。

【符号の説明】

1 a, 8 a 第 1 の B P F

1 b, 8 b 第 2 の B P F

2 $\pi/4$ 遅延器

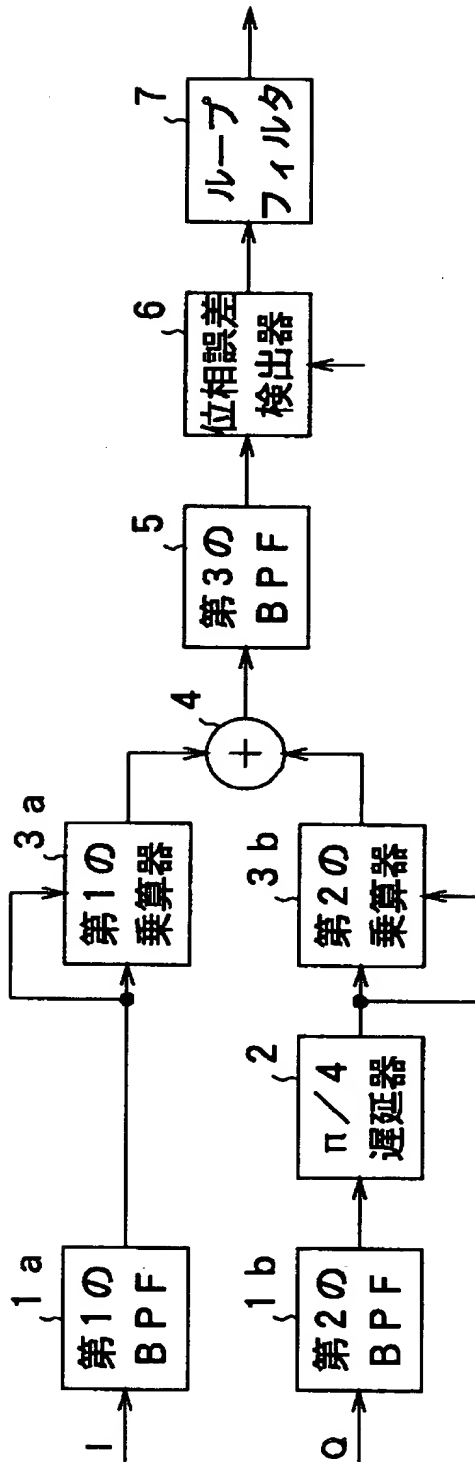
3 a 第 1 の乗算器

- 3 b 第 2 の乗算器
- 4 加算器
- 5 第 2 の B P F
- 1 1 a 第 3 の B P F
- 1 1 b 第 4 の B P F
- 6, 1 4 位相誤差検出器
- 7 ループフィルタ
- 9 a 第 1 の L P F
- 9 b 第 2 の L P F
- 1 0 第 1 の複素演算器
- 1 2, 1 6 第 2 の複素演算器
- 1 3 a 第 1 のフィルタ
- 1 3 b 第 2 のフィルタ
- 1 5 基準クロック発生器
- 1 7 a 第 3 の L P F
- 1 7 b 第 4 の L P F
- 1 8 傾き検出部
- 1 9 シンボル値誤差検出部
- 2 1 領域判定部
- 2 2 平均回路
- 2 3 a, 2 3 b 遅延器
- 2 4 減算器

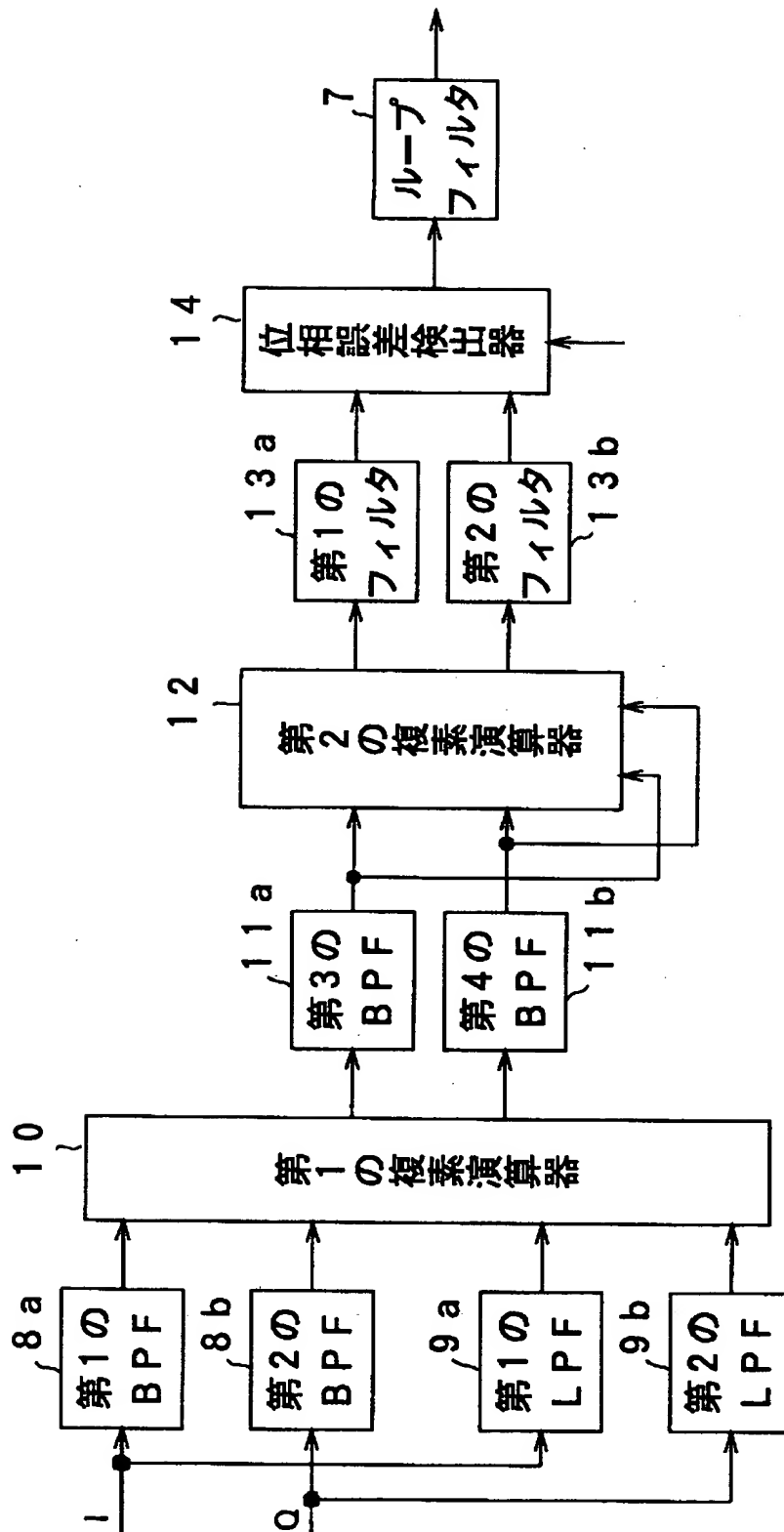
【書類名】

図面

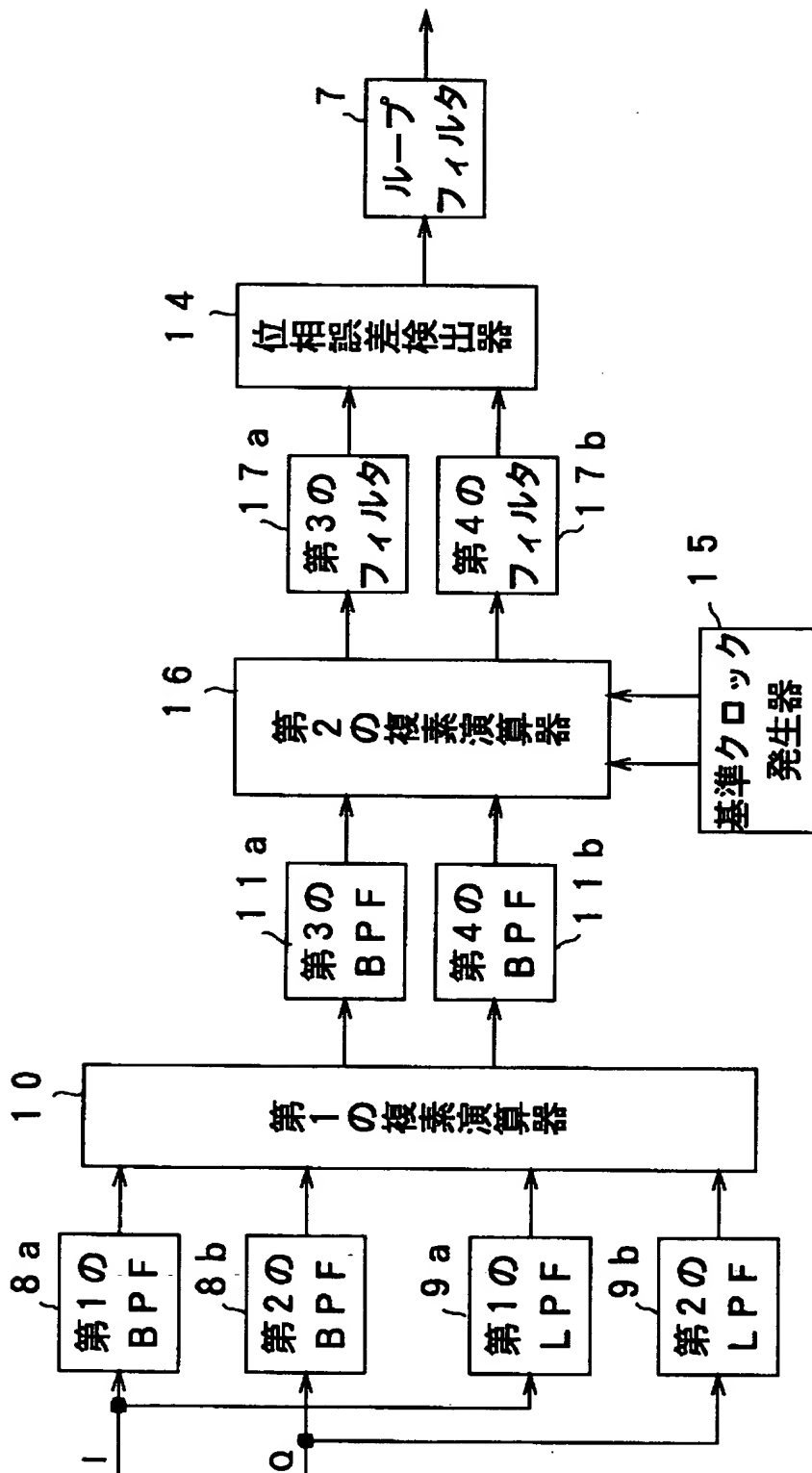
【図 1】



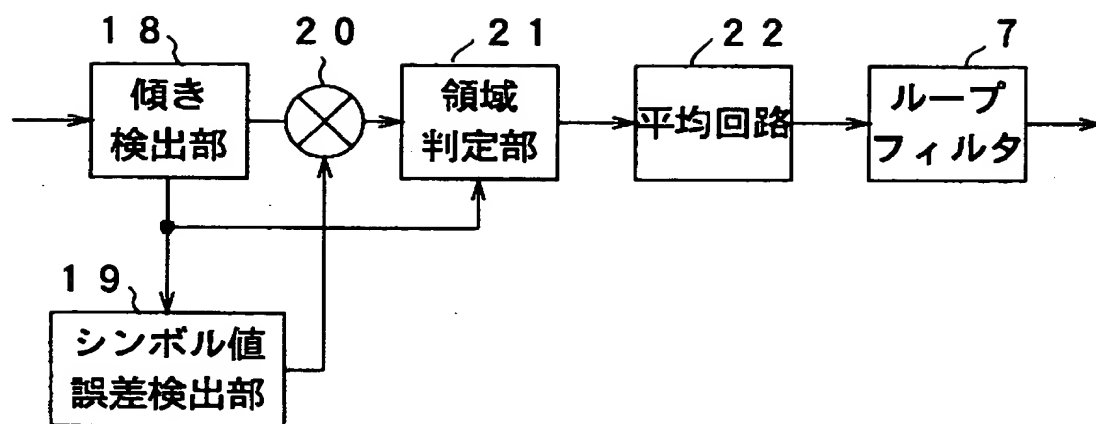
【図 2】



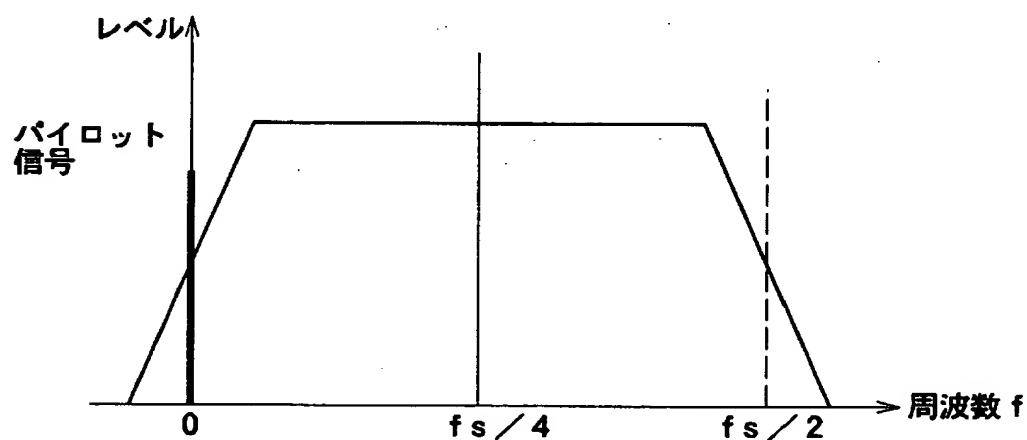
【図 3】



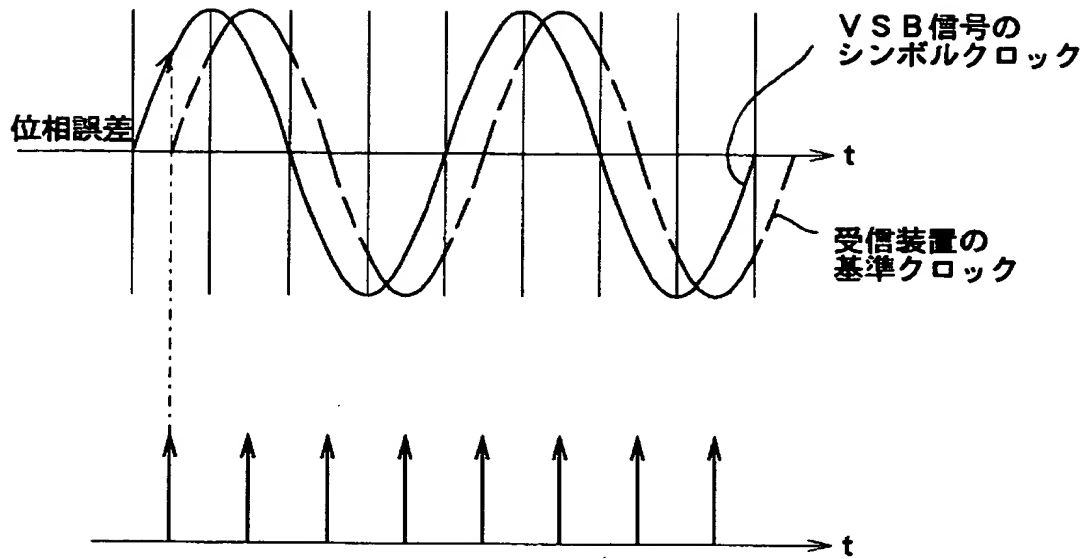
【図 4】



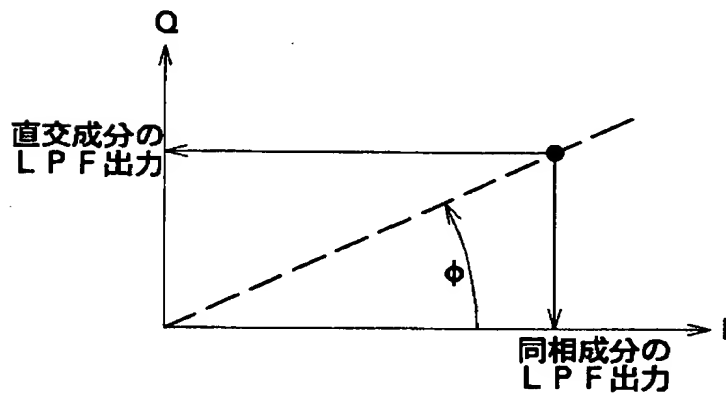
【図 5】



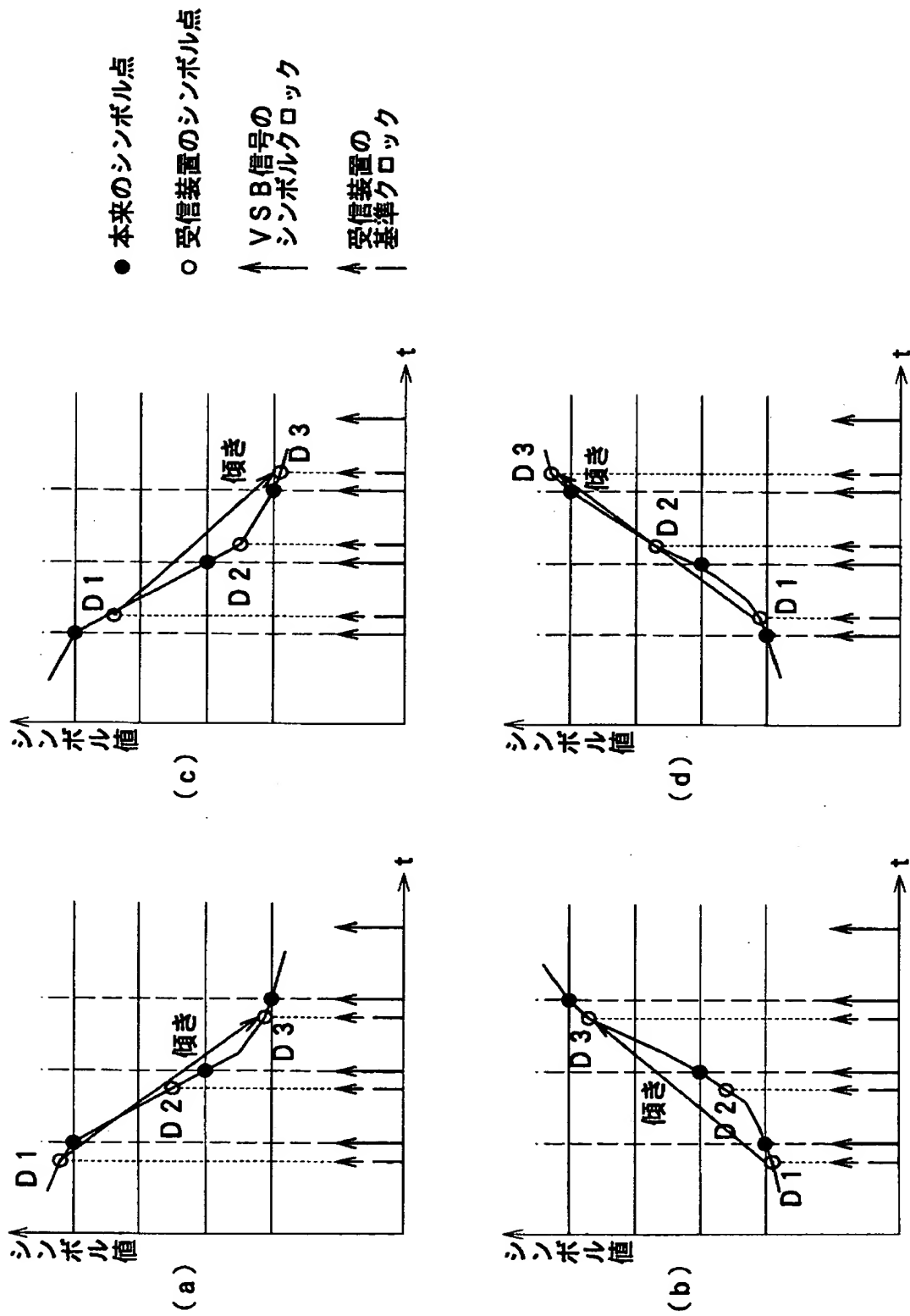
【図 6】



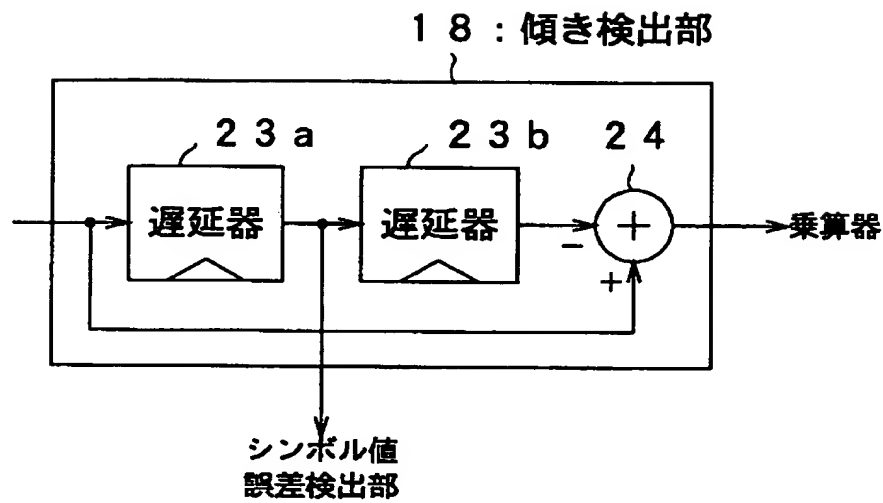
【図 7】



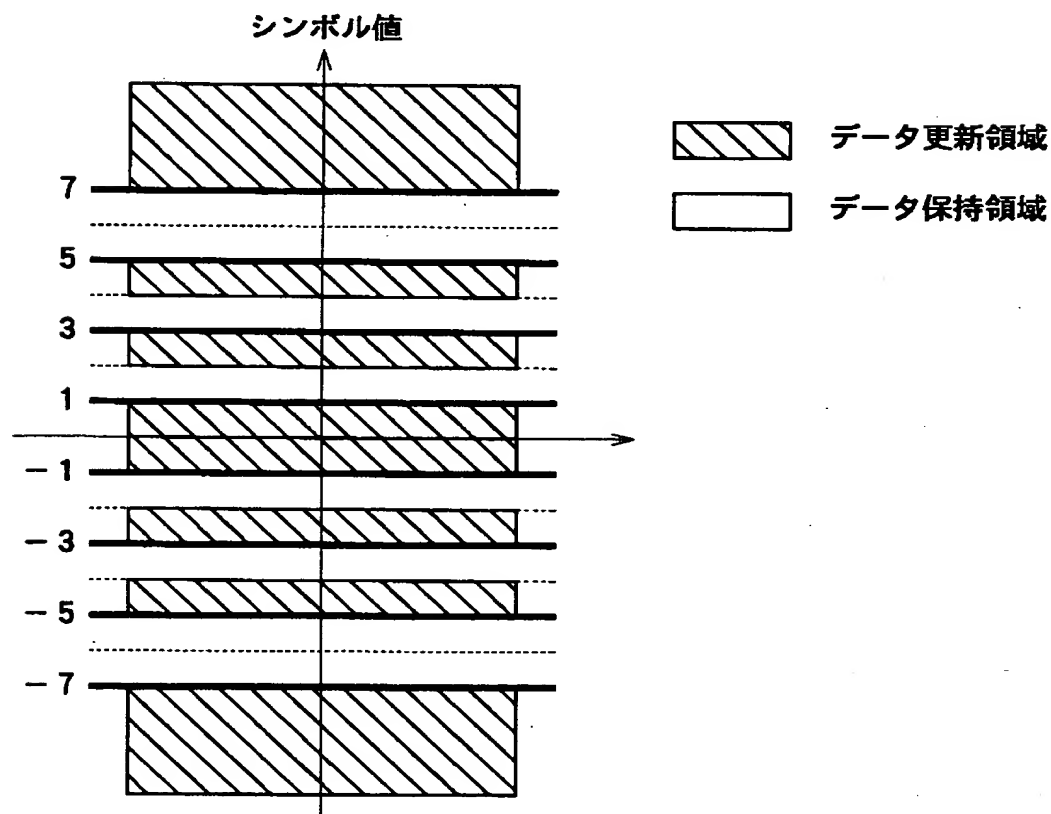
【図 8】



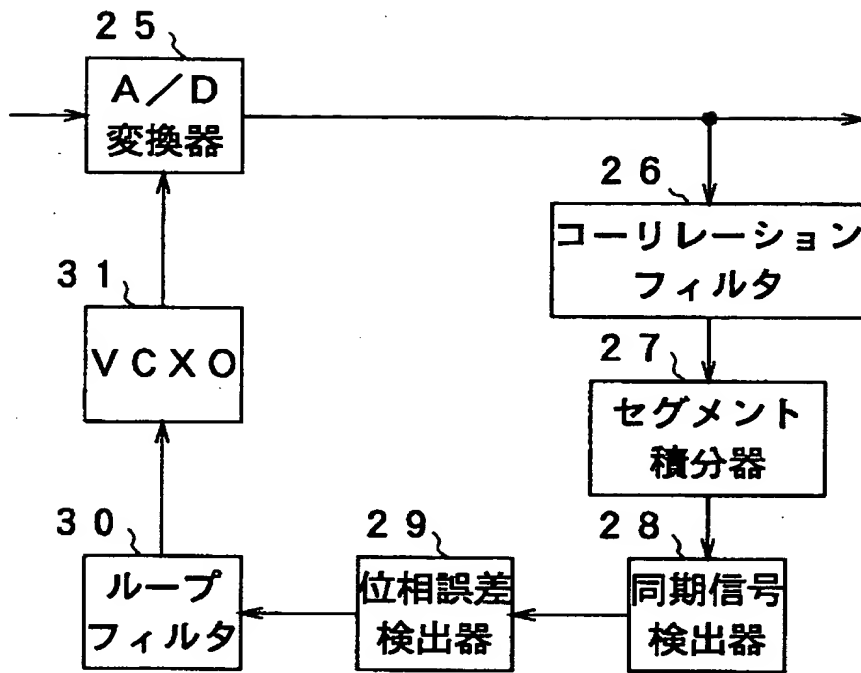
【図 9】



【図 1 0】



【図 1 1】



【書類名】 要約書

【要約】

【課題】 VSB変調方式を用いたDTVのクロック再生回路において、毎シンボルごとに位相誤差検出を行い、クロック再生の高速追従性を確保すること。

【解決手段】 第1のBPF8a及び第2のBPF8bは、ベースバンドに変換されたVSB信号の同相成分と直交成分からパイロット信号を含む $f_s/2$ の帯域信号を取り出し、第1のLPF9a及び第2のLPF9bはパイロット信号を取り出す。複素除算器10はBPF8a, 8bの出力をLPF9a, 9bの出力で複素除算する。第3のBPF11a及び第4のBPF11bは、除算結果から $f_s/2$ の信号を抽出する。複素乗算器12は $f_s/2$ の信号を二乗して f_s の信号に変換する。位相誤差検出器14は、受信VSBのシンボルクロックと、受信器の基準クロックとの位相誤差を検出する。

【選択図】 図2

認 定 ・ 付 加 情 報

特許出願の番号	特願 2 0 0 0 - 1 8 4 1 3 8
受付番号	5 0 0 0 0 7 6 6 2 1 5
書類名	特許願
担当官	第八担当上席 0 0 9 7
作成日	平成 1 2 年 6 月 2 1 日

< 認定情報・付加情報 >

【提出日】	平成12年 6月20日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社